



Giovanni Schgör (g.schgor)

## CIRCUITI LOGICI E MULTISIM

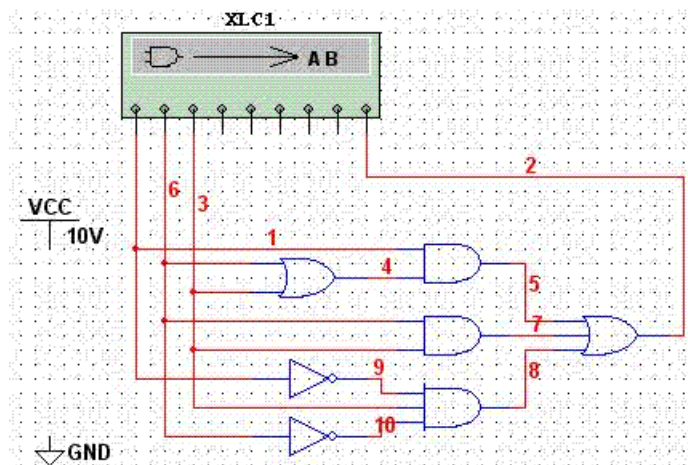
7 April 2009

### Simulazione

Riprendendo l'argomento di un [precedente articolo](#) sulla simulazione dei circuiti logici, si vogliono qui illustrare le notevoli possibilità offerte in questo campo dal programma Multisim.

Partendo da un circuito logico combinatorio già disegnato, Multisim ne permette la simulazione sotto forma di compilazione della corrispondente tabella della verità.

Eccone un esempio con 3 variabili d'ingresso (A,B e C), che si basa sull'uso di uno strumento speciale (compreso nella barra strumenti) denominato **Logic Converter** (vedi nel disegno seguente XLC1)



Una volta collegati gli ingressi e l'uscita del circuito da esaminare ai terminali del convertitore, è sufficiente attivare il pulsante indicato con il numero rosso 1 del prossimo disegno, per ottenere la completa tabella della verità del circuito (ultima colonna):

	A	B	C	D	E	F	G	H	Out
000	0	0	0						0
001	0	0	1						1
002	0	1	0						0
003	0	1	1						1
004	1	0	0						0
005	1	0	1						1
006	1	1	0						1
007	1	1	1						1

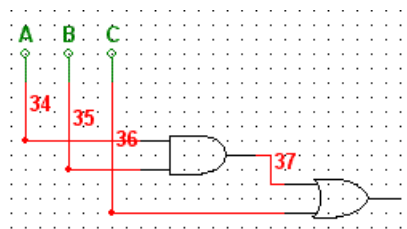
Conversions

- 1. XOR → 1011
- 2. 1011 → SIMP → AB
- 3. AB → XOR
- AB → NAND

AB+C

## Minimizzazione

La stessa figura permette di vedere anche come si può minimizzare il circuito in modo del tutto automatico, prima col pulsante contrassegnato dal numero rosso 2, che porta alla scrittura dell'espressione minimizzata nell'ultima riga, e poi col pulsante 3 che genera il disegno automatico del circuito equivalente:

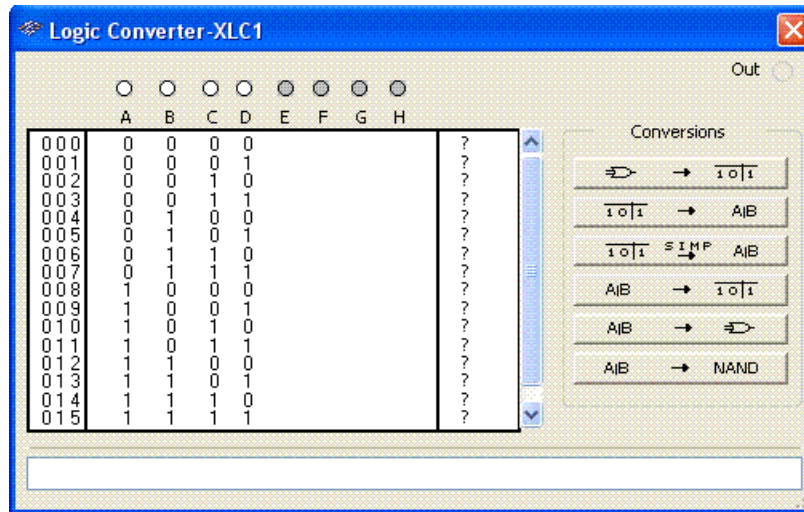


La riduzione dei circuiti logici, non è mai stata così semplice!

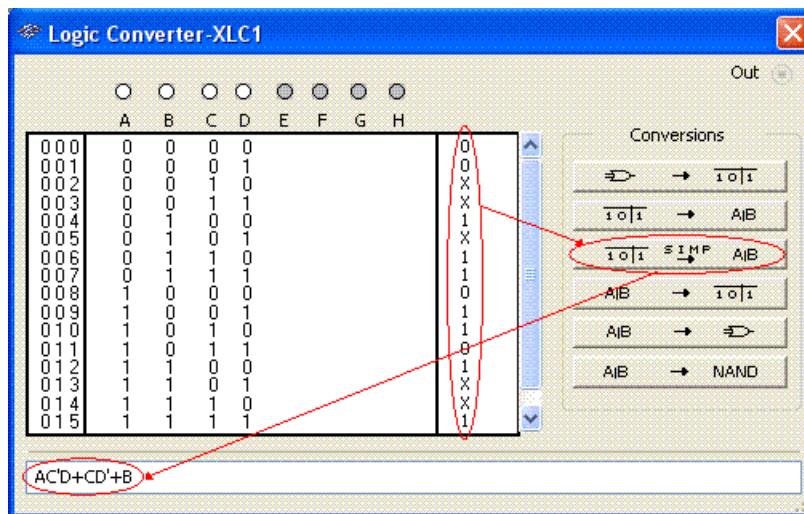
## Progetto

Se invece che partire da un circuito logico già fatto, si deve progettare da zero, può essere più comodo un procedimento alternativo con la semplice stesura della tabella della verità.

Richiamando un Logic Converter e predisponendolo per 4 variabili (A, B, C, D), appare così:

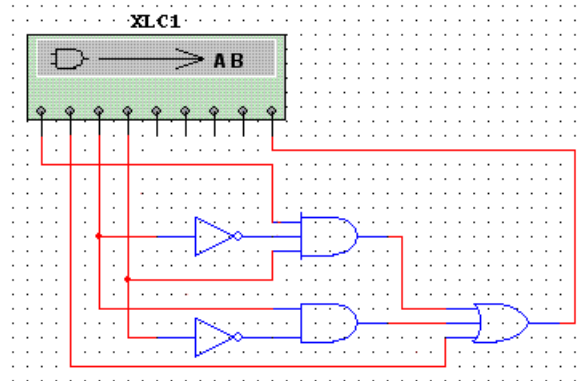


La colonna con i punti interrogativi deve essere compilata con "1" o "0" (o "X" se lo stato è indifferente ai fini della logica desiderata), ad es. in questo modo:

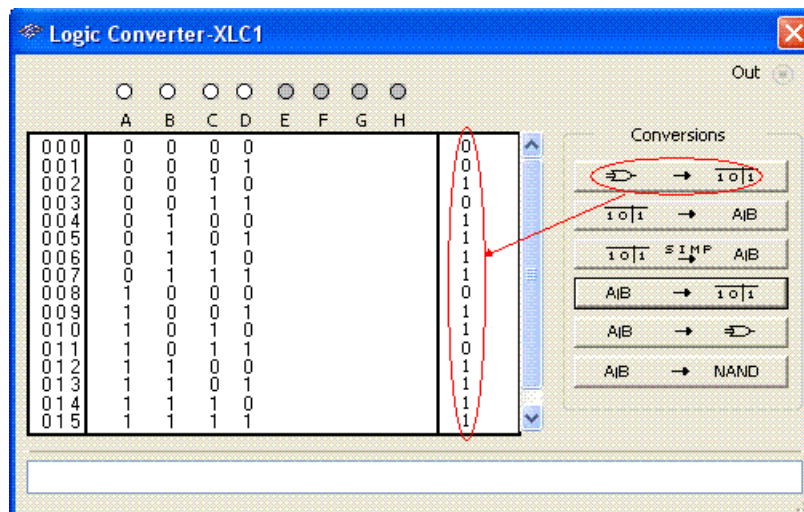


Poi col tasto mindicato si ottiene l'espressione booleana minimizzata (indicata nell'ultima riga).

Sarebbe anche prevista la possibilità di ottenere direttamente il circuito equivalente con elementi diversi o tutti di tipo NAND, ma il risultato non è sempre minimizzato, per cui conviene interpretare l'espressione ricavata, ad es. in questo modo:



eventualmente controllando poi la tabella definitiva della verità (gli "X" vengono sostituiti da stati precisi):



	A	B	C	D	E	F	G	H
000	0	0	0	0				0
001	0	0	0	1				1
002	0	0	1	0				0
003	0	0	1	1				1
004	0	1	0	0				0
005	0	1	0	1				1
006	0	1	1	0				0
007	0	1	1	1				1
008	1	0	0	0				0
009	1	0	0	1				1
010	1	0	1	0				1
011	1	0	1	1				0
012	1	1	0	0				1
013	1	1	0	1				1
014	1	1	1	0				1
015	1	1	1	1				1

NOTA: in queste operazioni è opportuno utilizzare elementi logici generici (non precisi tipi TTL o CMOS)

## Conclusioni

Si sono volute segnalare le grandi facilitazioni offerte dai moderni programmi di simulazione, quale il Multisim10.1, nella progettazione e nella verifica dei circuiti di logica combinatoria e soprattutto la loro facilità d'uso.

Per ulteriori informazioni sull'uso di questo programma, si prega utilizzare il Forum di Electroportal.

Estratto da "<http://www.electroyou.it/mediawiki/index.php?title=UsersPages:G.schgor:articolo19>"